Electrónica y Microelectrónica

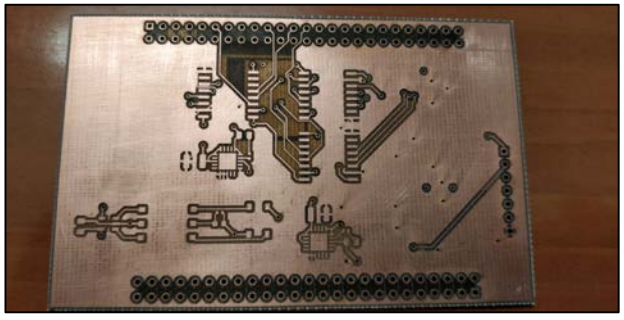
Pepe Bernabeu

Asamblea IFIC 2022, 16 de diciembre de 2022

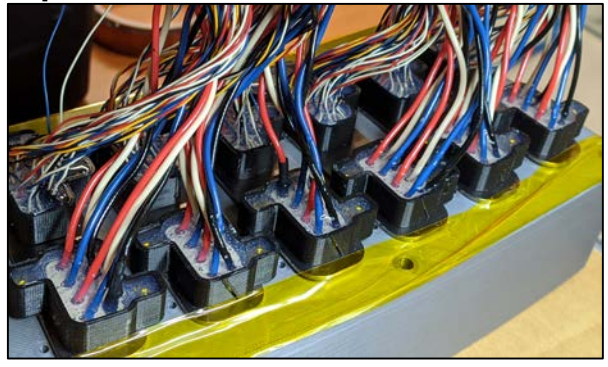
Laboratorio de Electrónica General

Jorge Nácher y **Manu López** han llevado estas tareas

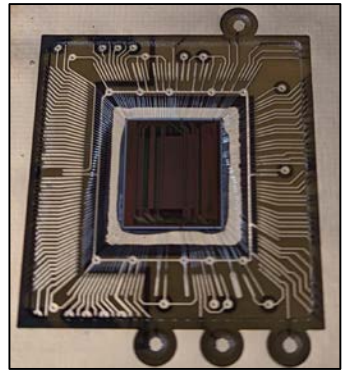
- ~100 tarjetas prototipo fabricadas para proyectos
- ~240 tarjetas soporte para DUNE
- Ensamblado de componentes en tarjetas
- Fabricación de cables, reparaciones, test

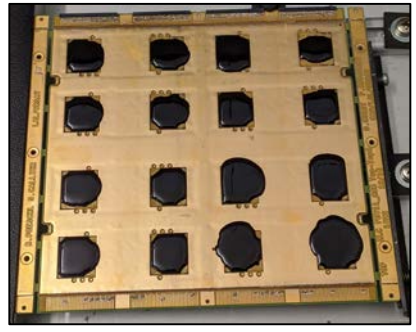


Km3Net - Circuito 4 capas

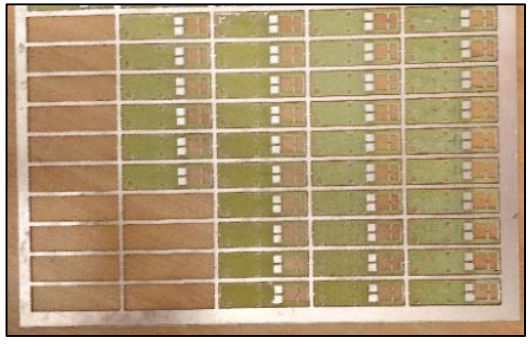


ATLAS – Reparación, test y sellado





CALICE – Glob Top



DUNE – Panel de tarjetas

RD50 – Alta densidad

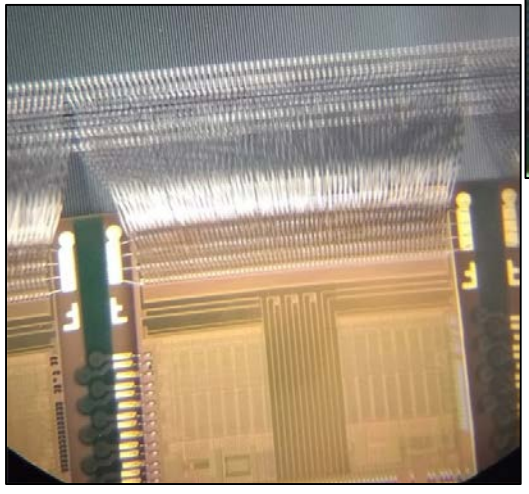
NEXT – Tarjeta alimentación

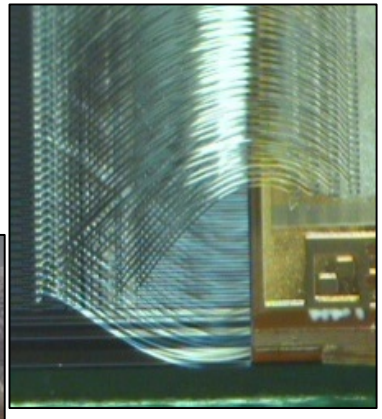
Sala Blanca

- Tareas realizadas por **Paco González**, **Urmila Soldevilla** y **Rosa Carrasco**. Apoyo de **Sevi Mestre**.

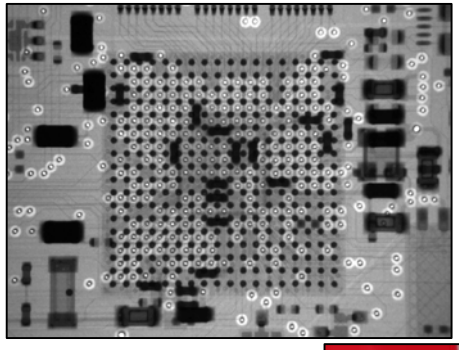
- Microsoldadura, test en mesa de puntas.
- Inspecciones por Rayos X, de tarjetas, chips, etc.
- Test térmicos en cámara climática
- Ensamblajes de chips, sensores y estructuras hechas en sala blanca.

ATLAS
Alta densidad
4 niveles de bonds

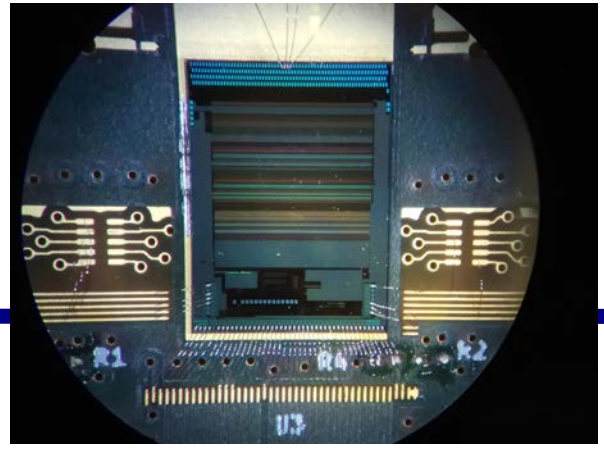




KM3NET



Física Médica



Futuros Aceleradores
Irradiación de células

CALICE

Laboratorio de Radiactividad Ambiental (LARAM)

- Tareas realizadas por **Teresa Cámara**.

- Programa de Vigilancia Radiológica. Consejo de Seguridad Nuclear. Generalitat Valenciana.
  - ✓ REVIRA. Red de Estaciones de Muestreo.
  - ✓ PVRA Instalaciones. Red de vigilancia radiológica en el entorno de las centrales nucleares e instalaciones del ciclo de combustible nuclear: CENTRAL NUCLEAR DE COFRENTES

- Participación en un simulacro de accidente durante el transporte de combustible nuclear.

  - ✓ Aspiración para la retención de radioyodos.
  - ✓ Muestras recogidas para análisis en LARAM del bulto dañado, suelo y vegetación

Nuclear STructure AStrophysics and APplications (NUSTASAP)

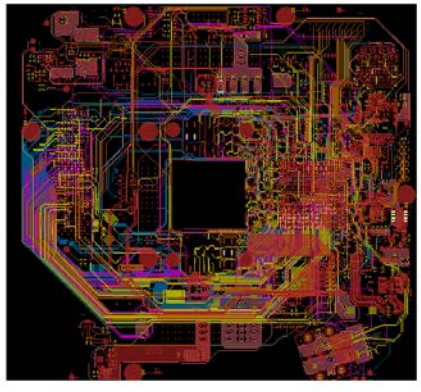
- Tareas realizadas por **Jorge Agramunt Ros** (Técnico Superior, contratado de proyecto)
- Apoyo en White Rabbit de **Diego Real** y **David Calvo**

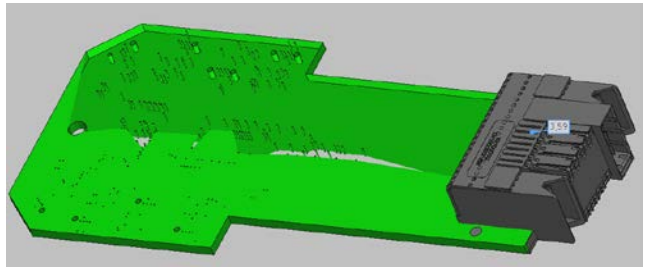
- Adaptación de un sistema de adquisición de datos basado en digitalizadores Struck (VME) para su compatibilidad con el estándar de sincronización White Rabbit e integración de este sistema en un experimenta de FAIR - Phase 0 en el GSI (Darmstadt)
- Rehabilitación mecánica y desarrollo de la electrónica de control de un sistema de transporte de cinta para fuentes radioactivas de vidas medias cortas e integración en el setup de espectroscopía gamma de absorción total Lucrecia en el CERN (ISOLDE).

Telescopios de Neutrinos para Física Fundamental y Astronomía Multimensajero

- Tareas realizadas por **Diego Real** y **David Calvo** (Técnicos Superiores)

- Coordinación del grupo de la electrónica de KM3NeT (**D. Real es coordinador, D. Calvo sub coordinador**)
- Diseño y desarrollo de la CLBv4 y PBv4. Inicio del desarrollo de la CLBv5 y Octopusv5 mediante la modificacion de los conectores obsoletos de conexión con los PMT del DOM de KM3NeT.
- Puesta en marcha del tests bench de la CLBv4
- Puesta en marcha del emplazamiento de integración del DU Base Module de KM3NeT
- Cualificación de la instrumentación de calibración temporal (Nanobeacon) del experimento KM3NeT.

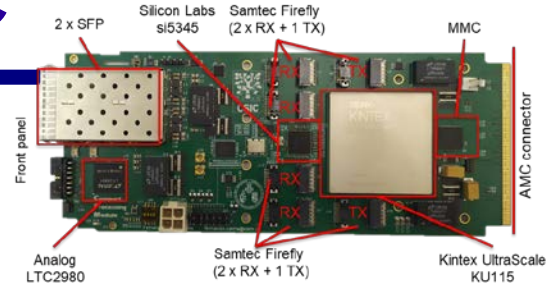


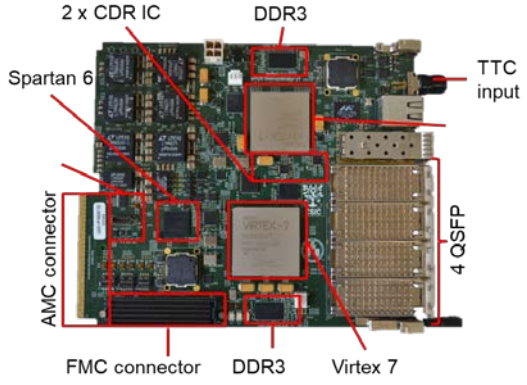


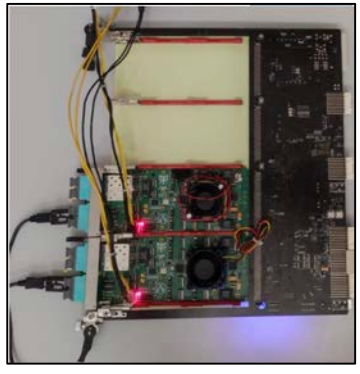
Upgrade del Calorímetro TileCal del experimento ATLAS para el HL-LHC

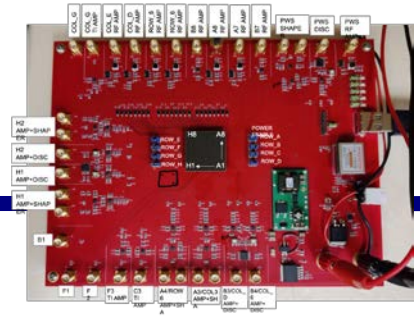
- Tareas realizadas por **Alberto Valero**, **Fernando Carrió** y **Antonio Cervelló** (Técnicos Superiores)

- Compact Processing module version 2.1
  - ✓ Readout and data preprocessing for the ATLAS TDAQ system
  - ✓ Kintex UltraScale KU115 4 RX + 2 TX Samtec Firefly modules: 320 Gbps
  - ✓ Halogen Free Megtron 6 for the dielectric material
- PreProcessor Demonstrator
  - ✓ Readout and operation of the ATLAS Tile Demonstrator module for Phase-II
  - ✓ Virtex 7 485T, Kintex 7 420T, 4 x QSFP modules: 160 Gbps
  - ✓ Installed in USA15 and taking data during the Run-3
- 4 carriers v2 producidas y diseño validado
  - ✓ Preparados para comenzar la PreProducción
  - ✓ Material : Panasonic Megtron 6 material
  - ✓ Impedancia controlada durante producción
  - ✓ Componentes críticos conectores AMC: Aumento 100 µm drill holes para mejorar la instalación
- Desarrollo de software para la integración de módulos PPR en el sistema de DAQ de ATLAS
  - ✓ Integración con sistema FELIX (prototipo y Phase-I)
  - ✓ Procesamiento de datos en SoftwareROD para operación de Demonstrator en Run 3 y testbeams
- Evaluación de amplificadores y shapers para lectura de Multi-Pixel Photon Counters
  - ✓ Suma de filas y columnas
  - ✓ Shaping vs lectura directa
  - ✓ Discriminadores y TDCs





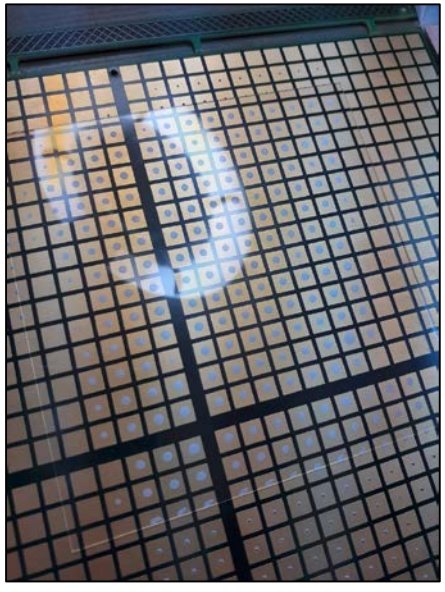


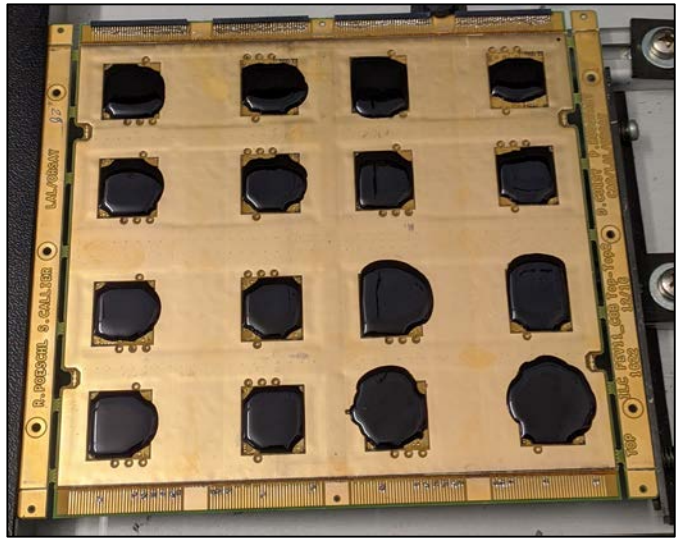


CALICE & LUXE: High granular calorimetry for future Higgs Factories and more

- Sólo con apoyo de la unidad: **Jorge Nácher**, **Manu López** y **Paco González**

- Fabricación de material (stencils) y apoyo para estudios de viabilidad para un programa completo de I+D en integración de módulos de silicio para calorimetría de alta granularidad mediante epoxys conductoras. Este estudio es la semilla para el proyecto obtenido con los planes complementarios para equipar en el IFIC el calorímetro de positrones del experimento LUXE en DESY. El proceso de I+D y de calidad de diferentes epoxys conductores comenzará a principios 2023 con acceso a los laboratorios de electrónica y equipamiento especializado: máquina de rayos X, etc.
- Apoyos puntuales en cableado, ensamblado y/o reparación de componentes y consultoría para el testeado y optimización de módulos ya ensamblados por la colaboración CALICE. Estos módulos se usaron para facilitar el desarrollo de interfaz DAQ por miembros del equipo investigador.

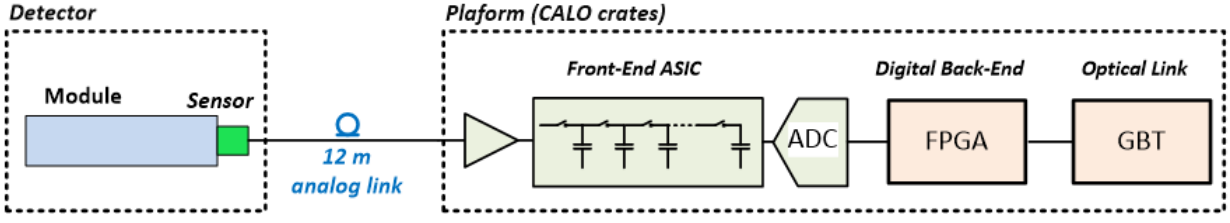


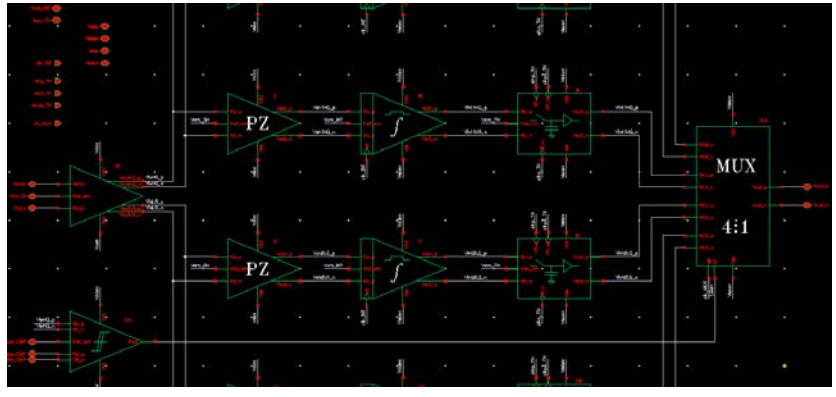


Retos de Física y tecnológicos en el IFIC con el experimento LHCb del CERN

- Tareas realizadas por **José Mazorra** (Técnico Superior)

- Desarrollo de la electrónica de lectura del front-end para el futuro calorímetro electrónico (ECAL) en el marco de la mejora del detector del experimento LHCb para la era HL-LHC (LHCb Upgrade II). El sensor utilizado es un PMT, cuya señal debe transportarse hasta la electrónica una distancia de hasta 20m. Después se acondiciona la señal con un circuito de componentes comerciales y su salida se distribuye a dos ASICs, un para la medida de energía y otro para la media de tiempo.
- Encargado de la caracterización del cable que transporta la señal. También el diseño del circuito de adecuación, compuesto de dos etapas, una de amplificación y otra de conformación del pulso.
- Responsabilidad de desarrollar el ASIC de medida de energía, cuyo procesado incluye amplificación, conformación de pulsos, integración y potencialmente digitalización. Utiliza un sistema de dos ganancias para asegurar la resolución y rango dinámico, con selección interna de la ganancia utilizada. Además, utiliza un sistema dual intercalado en el tiempo para permitir el reset de los integradores y asegurar la operación continua. Finalmente, incluye un sistema de sincronización basado en un PLL interno que permite seleccionar por canal la fase de la integración y la digitalización.

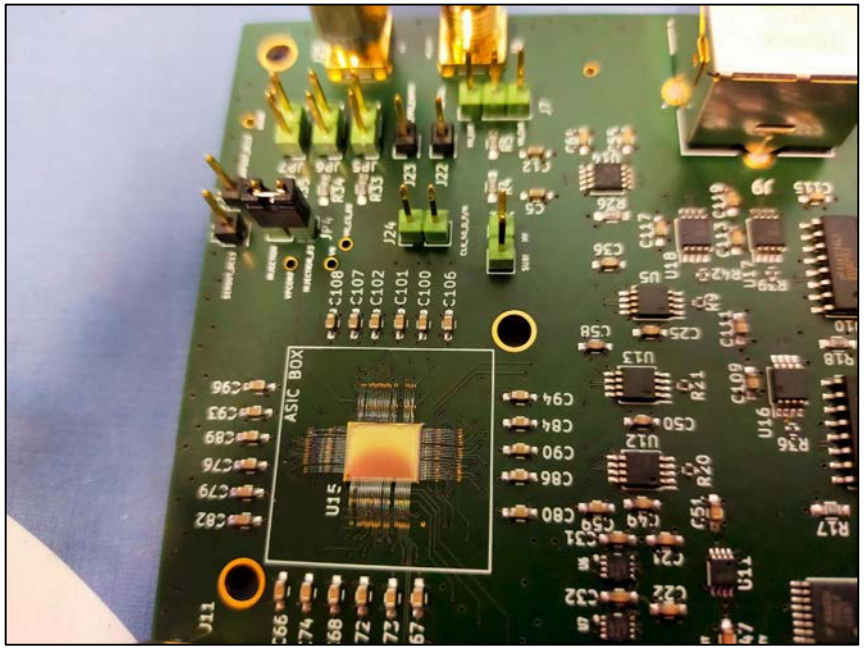


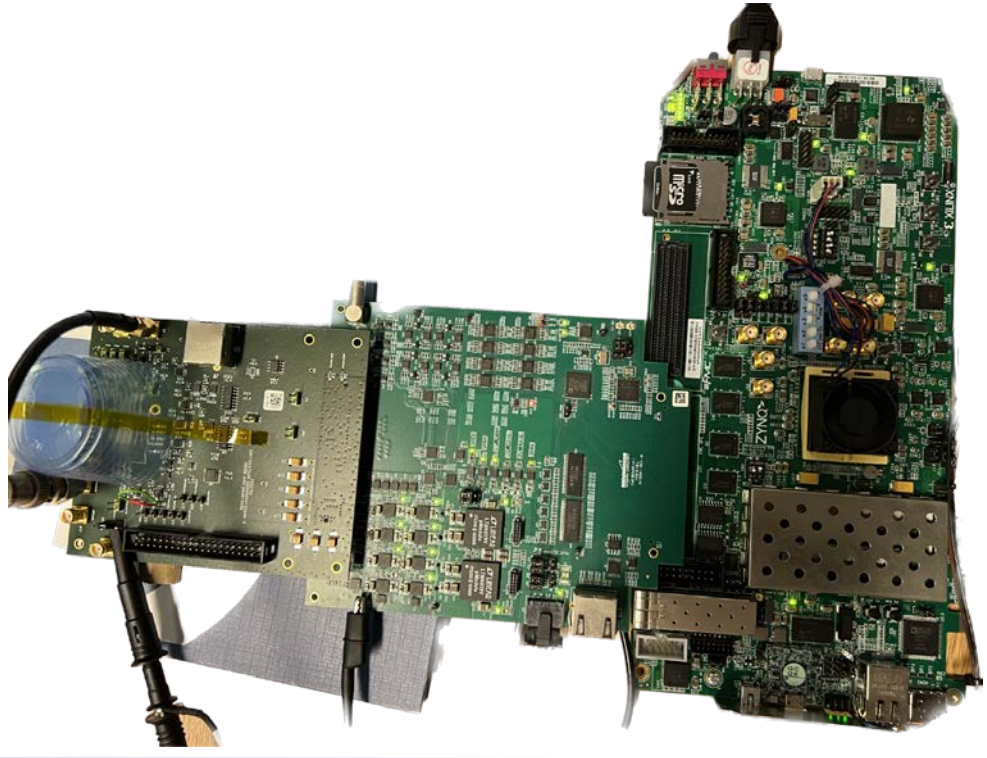


RD-50 del CERN

- Tareas realizadas por **Ricardo Marco** y **José Mazorra** (Técnicos Superiores)

- Desarrollo del chip RD50-MPW3, array de sensores monolíticos pixelados completamente desertizados (DMAPS) basados en tecnología CMOS. Se ha integrado en el diseño del chip el canal de comunicación para el control lento basado en I2C y wishbone.
- Se ha desarrollado la PCB (RD50-MPW3 chip board) que aloja el RD50-MPW3 integrándolo un sistema de test basado en el CaRIBou DAQ System. Además, se ha desarrollado una segunda PCB (RD50-MPW3 piggy board) apilable sobre la anterior con altura regulable para formar un pequeño telescopio con lectura unificada de ambas placas a través de la primera.

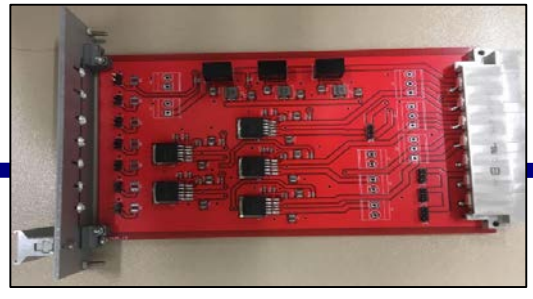




DOSLINC6+: Diagnostics and online System for a Linear Injector of carbon 6+ Ions for Hadrontherapy

- Tareas realizadas por **Abraham Menéndez** y **Daniel Esperante**

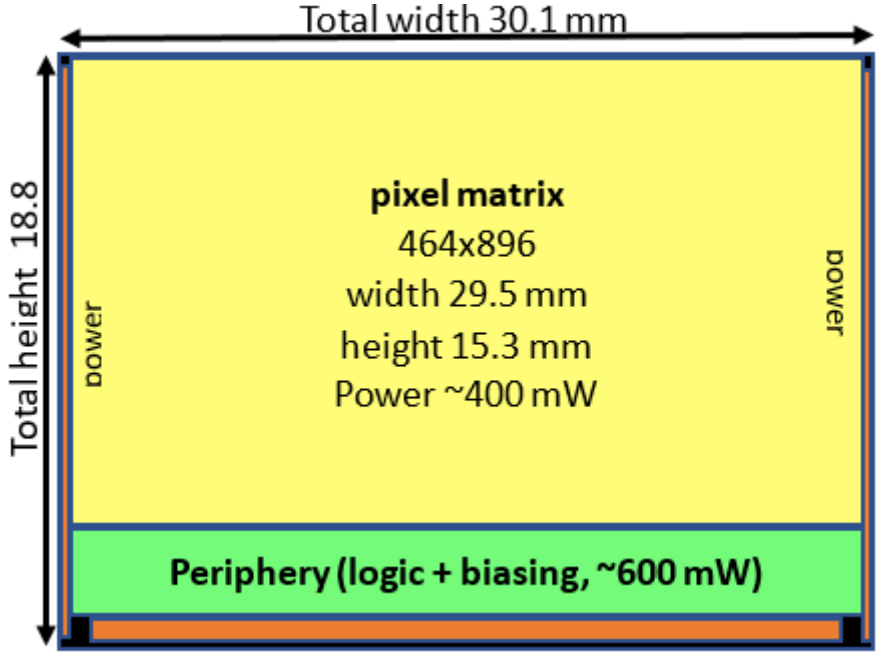
- El laboratorio de Radio-Frecuencia del IFIC, está diseñado para albergar una instalación de alta potencia y alta tasa de repetición para probar cavidades aceleradoras de RF de conducción normal en Banda S (2.9985 GHz). Esta instalación permite realizar actividades de I+D relacionadas con cavidades aceleradoras de partículas.
- A través del presente proyecto se ha comenzado a desarrollar un nuevo sistema, basado en la plataforma µTCA, que gestiona todo el proceso de generación de las señales de RF, adquisición de datos y control en lazo cerrado. Se trata de un sistema reutilizable para trabajar con cavidades aceleradoras en otras frecuencias de operación como 750 MHz y donde se plantea explorar distintas opciones a nivel de firmware y software basados en estándares abiertos.
- Dentro del sistema, el bloque LLRF (Low-Level RF) es el "cerebro electrónico" y es el elemento más crítico desde un punto de vista operativo. Comprende la generación de RF, toda la cadena de adquisición basada en ADCs de altas prestaciones y algunos componentes adicionales como mezcladores y detectores logarítmicos de potencia. Este sistema modular es altamente configurable y flexible, lo que permite el procesamiento en tiempo real, gracias a su arquitectura basada en FPGAs (Field Programmable Gate Array).



Belle II

- Tareas realizadas por **José Mazorra**

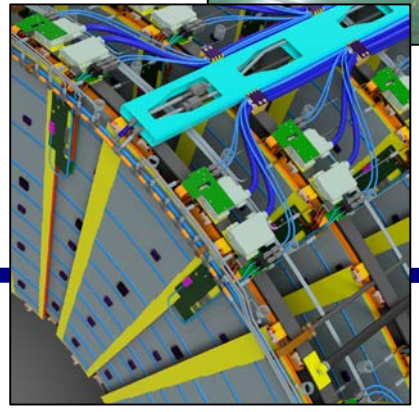
- Participación en el diseño de OBELIX, el ASIC de sensores monolíticos pixelados completamente desertizados (DMAPS) basados en tecnología CMOS para el upgrade del detector de vértices de Belle II.
- Se generan esquemáticos y layout para integrar los diversos bloques del sistema: pixeles, lógica digital de lectura, comunicaciones y sistemas de control.
- Tras su producción, se participará en la caracterización del chip y su integración en ladders de gran área, incluyendo estudios sobre distribución de alimentación, refrigeración y estabilidad mecánica.

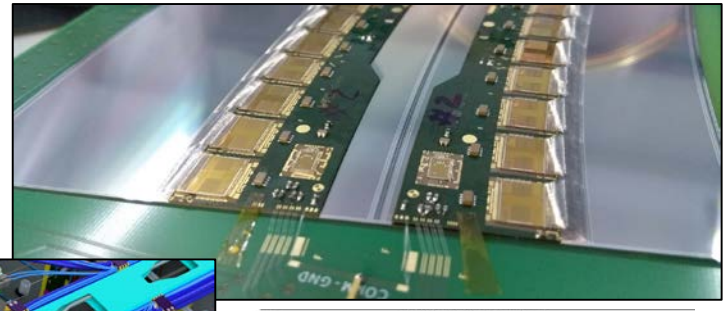


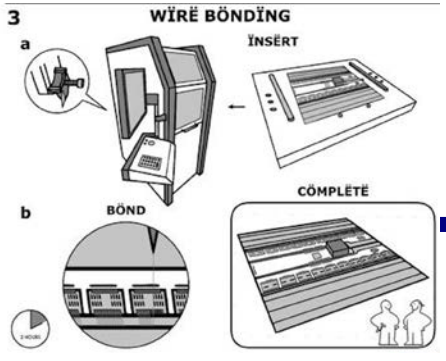
The Future Upgrade of the ATLAS Strip Tracker for the High-Luminosity LHC

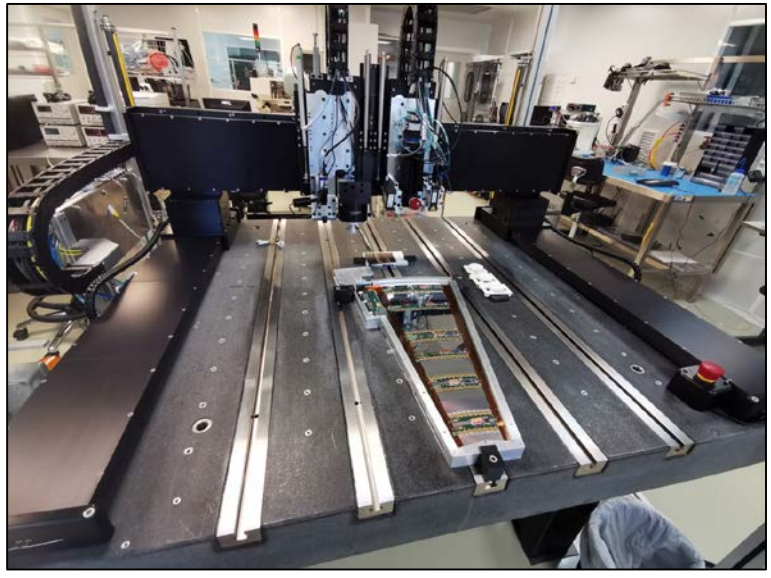
- Tareas realizadas por **Carles Solaz**, **Vicente Platero, Hanlez López** y **Pepe Bernabeu**
- Apoyo de **Fernando Carrió**, **Urmila Soldevilla**, **Paco González** y **Rosa Carrasco**

- ITk Strips Part-Flow Production Manager
- Coordinador de ITk Strips Services. Diseño de cables, conectores, fibras ópticas, tuberías y sensores.
- IFIC debe ensamblar y testear 16 estructuras de servicios.
- Diseño de los circuitos flexibles (60cm) (alimentación + comunicación). En producción.
- Ensamblaje de módulos y pétalos. Wirebonding es el cuello de botella.
  - ✓ 256 bonds/chip en 4 alturas
  - ✓ IFIC debe conectar 7000 chips, que respresenta 1.8 millón de wirebonds. Unos **10 km of microhilo**.
- IFIC debe fabricar 100 pétalos con 18 módulos cada uno en una gran mesa “pick-and place” automatizada. De los 1800 módulos, 600 se fabrican en el IFIC y 1200 se recepcionan y testean.
  - ✓ Dispensación del adhesive
  - ✓ Posicionamiento con precision de 20µm
  - ✓ Metrología final
- El test final eléctrico se hace a -35º. La refrigeración es con CO_2.









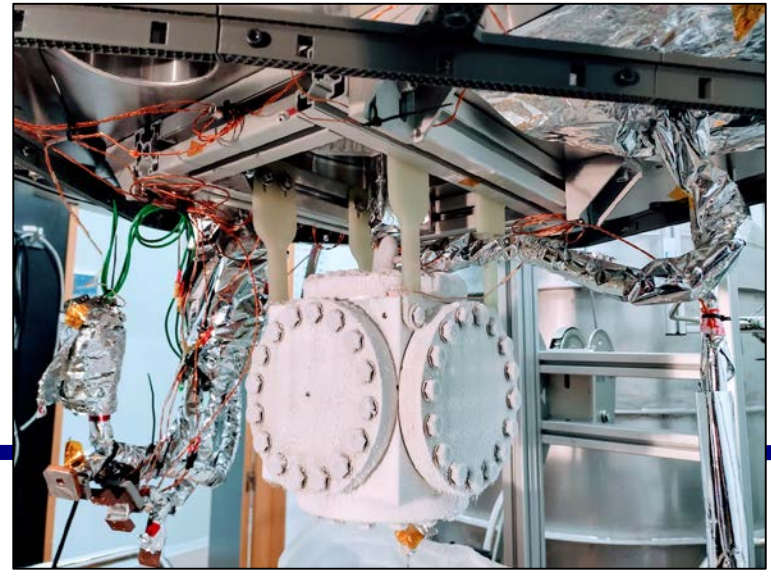
NEXT - PETALO

- Tareas realizadas por **Marc Querol** (Técnico Superior)

- Responsable del sistema de monitorización y control denominado “Slow Control” del experimento NEXT en el detector NEXT-100 y desarrollo de la arquitectura del software y de alguno sus programas a través del software LabVIEW.
- Diseño operación, mantenimiento y validación del sistema de gas de NEXT-100.
- Estudio y validación de elementos específicos para ser utilizados en condiciones de alta pureza como pasamuros o piezas a medida del detector.
- Apoyo a la operación del detector NEXT-DEMO en el IFIC.
- Desarrollo de electrónica para SiPMs en criogénica, de software de control y monitorización de temperatura para un prototipo PET a temperaturas criogénicas del proyecto PETALO.
- Coordinador técnico del equipo de trabajo del detector PETALO, formación de nuevos perfiles y selección de candidatos.

Monitorización NEXT

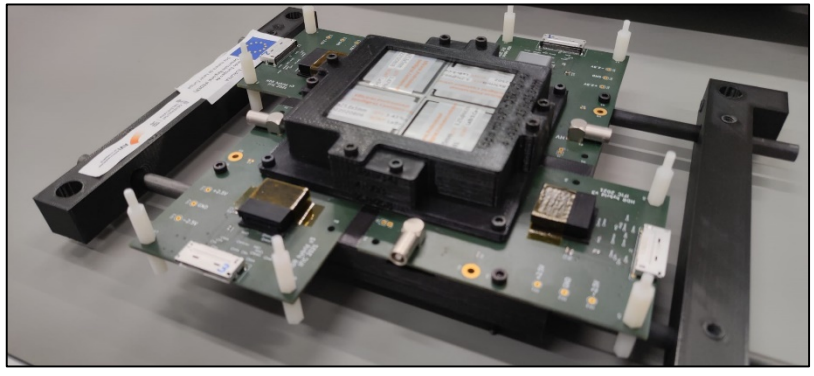
Control de temperatura de PETALO

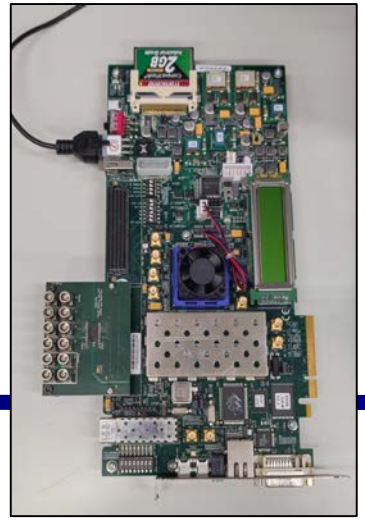


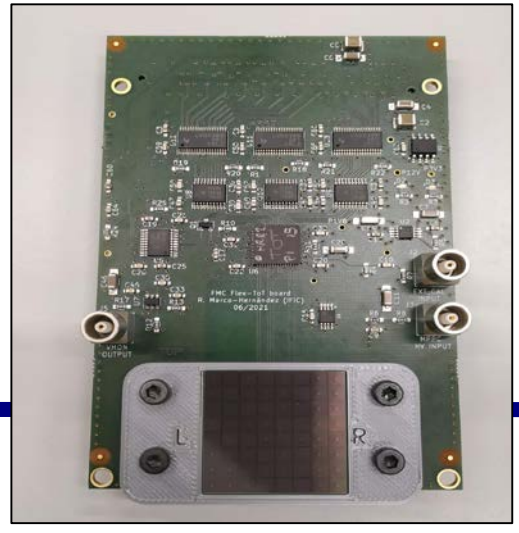
Física Médica: monitorización en hadronterapia

- Tareas realizadas por **José Vicente Casaña** (Técnico Superior)
- Apoyo de **Carles Solaz**, **Paco González**, **Rosa Carrasco**, **Jorge Nácher**, **Manu López** y **Ricardo Marco**

- Rediseño de PCB de lectura que integra el ASIC VATA HDR utilizado en el grupo IRIS para lectura de SiPM comerciales. Incluye posicionamiento de conectores para SiPM en el extremo de la tarjeta, posibilitando creación de planos más grandes juntando diversas tarjetas. Reajuste de pistas, redimensionado de tarjeta, actualización de componentes y mejoras mecánicas para integración en Cámara Compton (MACACO).
- PCB coincidencias. Con el nuevo detector aparece la necesidad de una nueva tarjeta con un mayor número de entradas para realizar coincidencias entre los planos de la CC de forma externa. Para ello se desarrolla una PCB con diversos LEMO I/O asociados a un conector FMC para posibilitar la conexión con diversos kits de desarrollo.
- Diseño PCB para lectura de ASIC HR FlexToT desarrollado por la UB, la tarjeta aloja un ASIC que permite lectura de 16 canales de un SiPM mediante integración de energía, ToT. Comunicación a través de conector FMC con kit de desarrollo ZC702.







Felices Fiestas