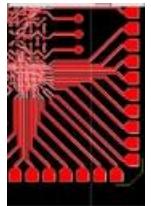




Unidad de Electrónica y Microelectrónica

Ricardo Marco, Pepe Bernabeu
Asamblea IFIC 2019, 12 de diciembre de 2019



Unidad de Electrónica



- Pepe Bernabeu. Titulado Superior CSIC.



- Paco González. Técnico Especialista UVEG.



- Manuel López. Contrato IFIC (hasta junio 2020).



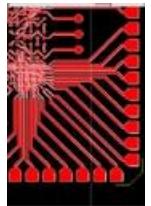
- Ricardo Marco. Titulado Superior CSIC.



- Jorge Nácher. Laboral Indefinido CSIC.



- Alberto Valero. Titulado Superior CSIC.



PTAs



- José Mazorra. PTA CSIC.



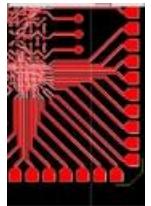
- Urmila Soldevila. PTA CSIC.



- José Julio Gómez. Garantía Juvenil. IFIMED



- Fernando Carrió. PTA CSIC. Incorporación en enero 2020



Unidad de Electrónica

ific.uv.es/elec

irt.ific.uv.es

Apoyo a proyectos de investigación en todo lo relacionado con Electrónica o Microelectrónica.

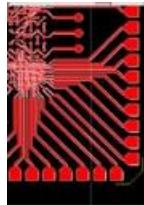
- Disponemos de equipamiento en dos instalaciones:
 - ✓ Laboratorio General de Electrónica. Acceso abierto. Responsables Jorge Nácher y Manuel López.



- ✓ Sala Blanca. Acceso restringido. Responsables Urmila Soldevila y Paco González. Reciente apoyo 50% de Rosa Carrasco.



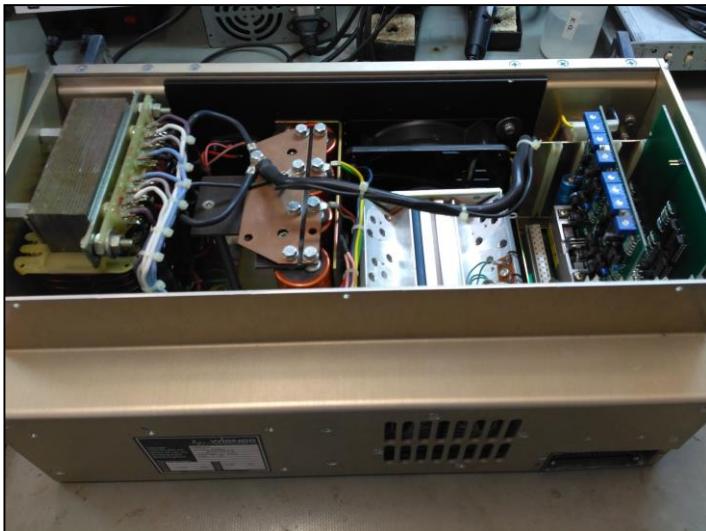
- Labores de desarrollo de instrumentación electrónica asociada a diferentes proyectos de investigación.



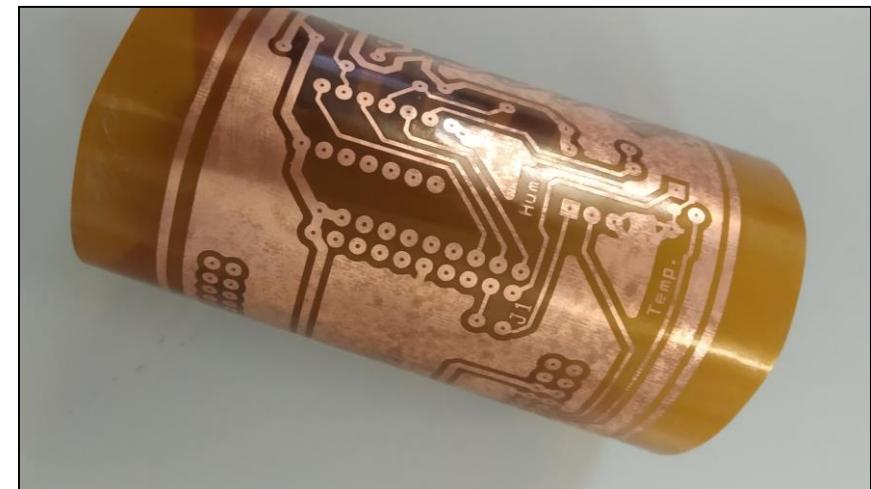
Laboratorio de Electrónica General

Jorge Nácher y Manu López han llevado estas tareas.

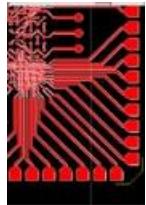
- 105 tarjetas prototipo fabricadas para proyectos.
- 73 peticiones de ensamblado de componentes en tarjetas.
- 23 peticiones de ensamblado de cables.
- 15 reparaciones.
- 4 compres.
- 146 peticiones por IRT resueltas (principalmente ATLAS, KM3NeT, NEXT).



Reparación crate

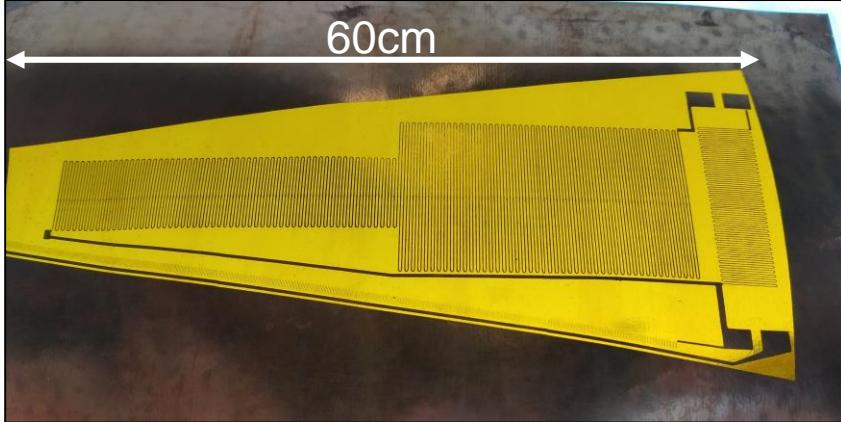


Circuito flexible

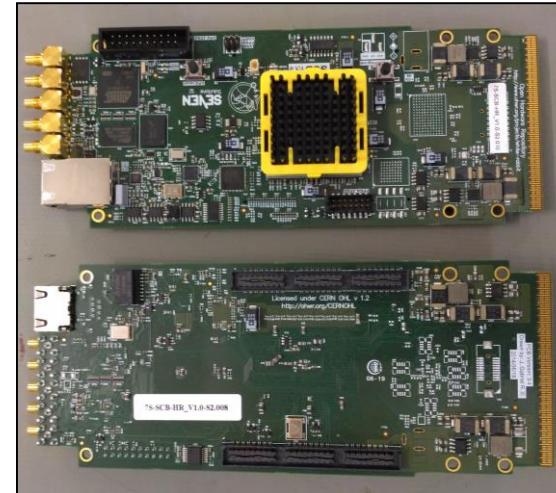


Laboratorio de Electrónica General

Heaters para ATLAS ITk



Ensamblado de tarjeta de control para KM3NeT



Presupuesto de ensamblado
en empresa ~1000euros

Reparación



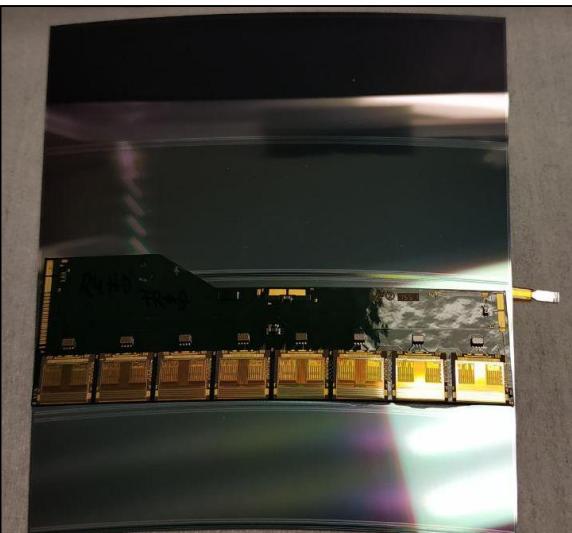
GbE Switch para ATLAS TileCal



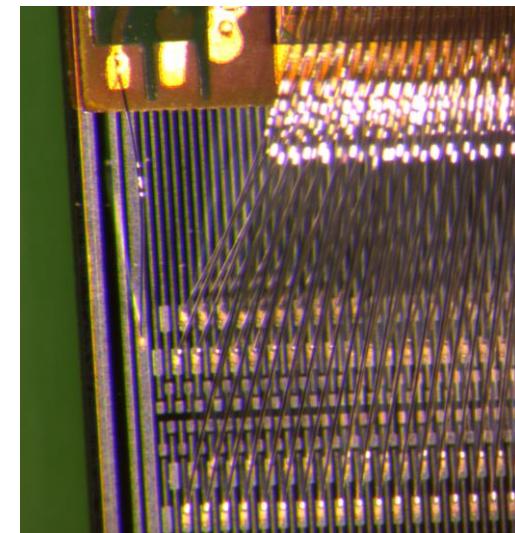


Sala Blanca

- Tareas realizadas por Paco González y Urmila Soldevila. Recientemente apoyo 50% de Rosa.
- 52 trabajos de microsoldadura (ATLAS, IFIMED, Futuros Aceleradores, ...).
 - ✓ Se ha incrementado debido a la próxima producción de ATLAS.
 - ✓ A destacar la reparación de la bonder comprando los componentes (evitado presupuesto SAT 15.000 euros).
- 14 inspecciones por Rayos X, de tarjetas, chips, etc.
- Varios ensamblajes de chips, sensores y estructuras hechas en sala blanca.
- Pruebas sensores y electrónica en cámara climática.
- 33 peticiones por IRT resueltas.

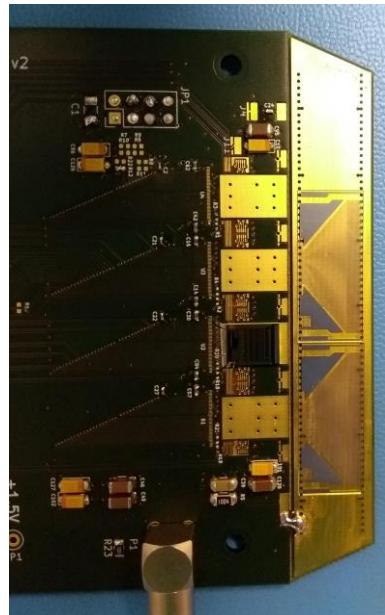


ATLAS ITk



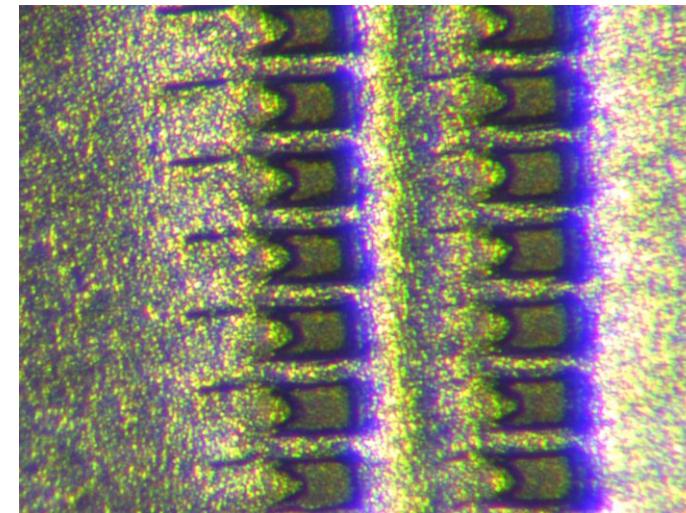


Sala Blanca



Física médica

Futuros aceleradores

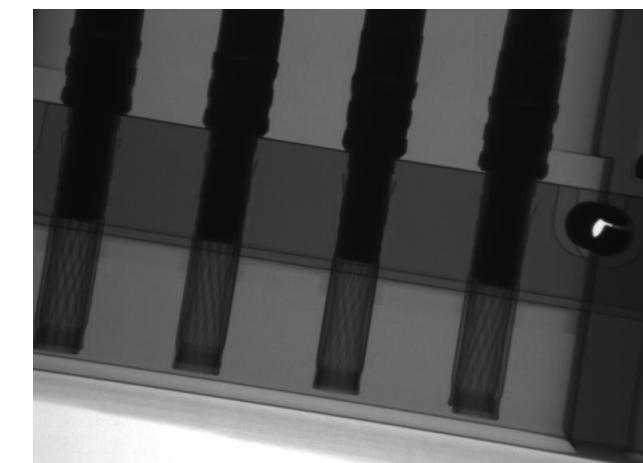


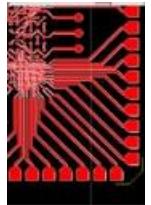
Nueva técnica de TAB bonding



Estudio de pegamento ATLAS

Comprobación de un conector



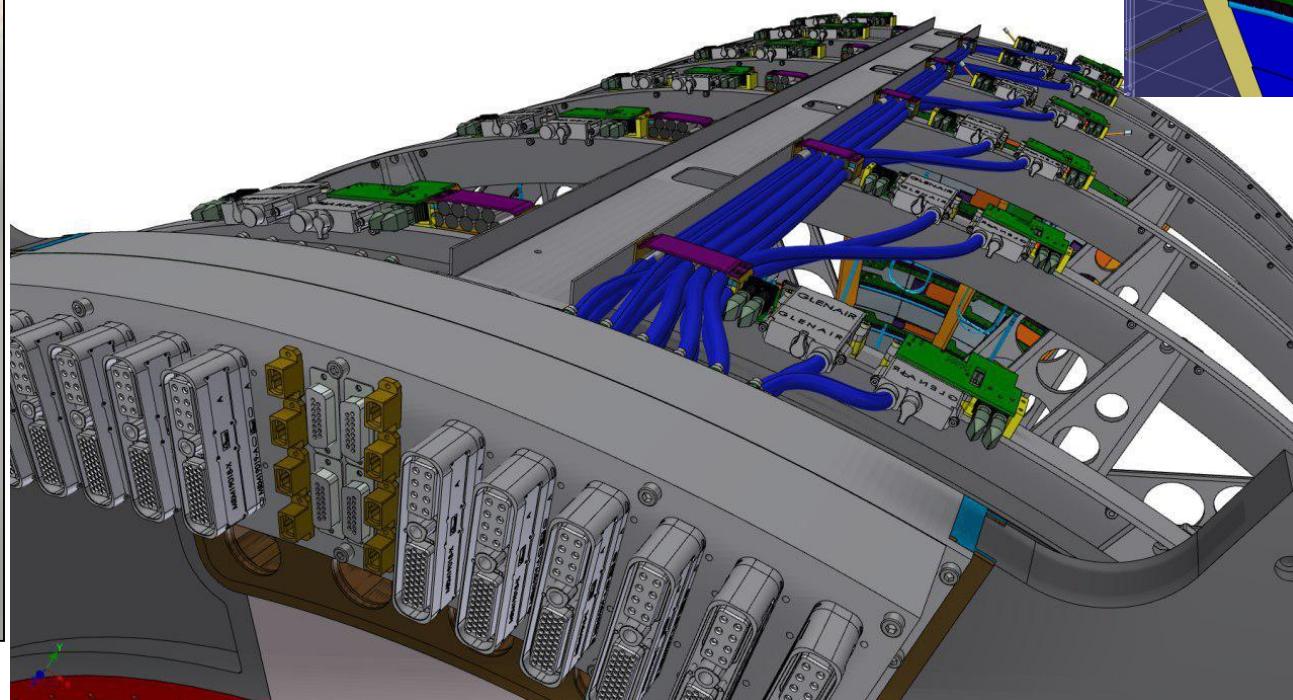
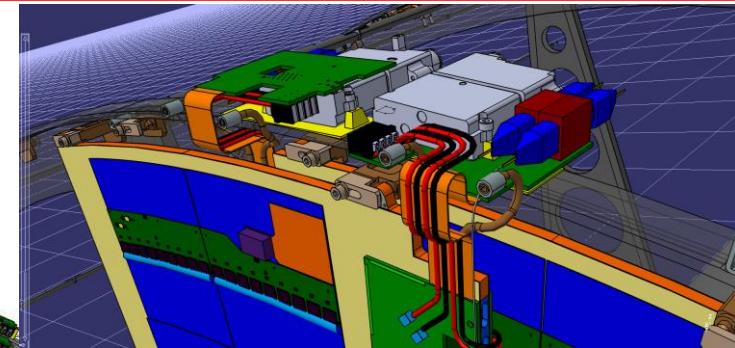


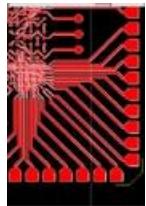
ATLAS ITk (HL-LHC)

Pepe Bernabeu + apoyo de Fernando Carrió

- Coordinador de los Servicios.
- Co-coordinador de Grounding and Shielding.
- Diseño del bus flexible de datos (640 MBps) y alimentación.
- Diseño de los cables de alimentación y sus conectores.
- Distribución y calibración.

2018 – PDR (Preliminary Design Review)
2019 – FDR (Final Design Review)

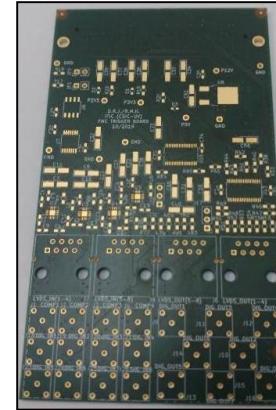




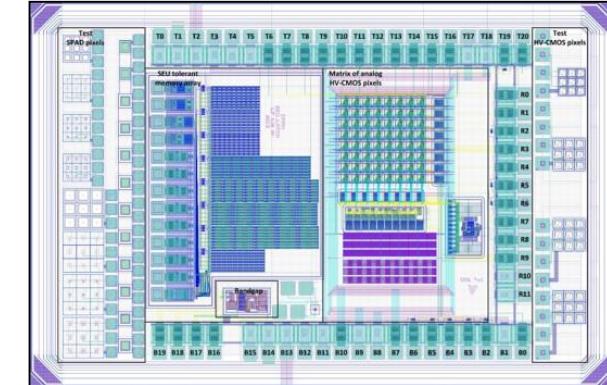
Física médica y CERN RD50

Ricardo Marco

- **Física Médica.**
 - ✓ Sistema de gestión y procesado de trigger de un telescopio Compton para monitorizar la dosis en terapia hadrónica.
 - ✓ Sistema modular basado en SoC, estándar FMC y configurable en remoto.
- **Detectores semiconductores resistentes a la radiación.**
 - ✓ Colaboración CERN RD50: “Radiation hard semiconductor devices for high luminosity colliders”.
 - ✓ Desarrollo y caracterización de sensores de tipo DMAPS CMOS.
 - RD50-MPW1 y RD50-MPW2.
 - ✓ Desarrollo de un sistema de adquisición para los dispositivos DMAPS CMOS de RD50.
 - Sistema modular, versátil y escalable basado en SoC y estándar FMC.
 - Diseño de dos módulos FMC y tarjeta para RD50-MPW2.
 - Desarrollo de firmware/software para caracterizar RD50-MPW1.



Módulo FMC
entradas/salidas digitales



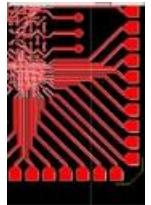
Vista diseño dispositivo
DMAPS RD50-MPW2



Tarjeta para dispositivo
DMAPS RD50-MPW2



Sistema adquisición DMAPS
para RD50-MPW1



ATLAS TileCal (HL-LHC)

Alberto Valero

Organización de International School
of DAQ and Trigger (ISOTDAQ 2020)

ISOTDAQ 2020
11TH INTERNATIONAL SCHOOL OF TRIGGER AND DATA ACQUISITION
13-22 JANUARY 2020 - VALENCIA (SPAIN)

TOPICS

- Associative Memories
- ADC,TDC,Detector Readout
- C/C++ Programming for DAQ
- Data Networks
- Event and Buffer Management
- FPGA Programming
- Front-End Electronics
- General DAQ Concepts
- Insight on LHC TDAQ
- Microcontrollers
- NIM Electronics
- Non-LHC Systems
- VMEbus, XTCa, GPU, PCIe

HOW TO APPLY

Application Deadline: October 15th 2019
E-mail: isotdaq2020@ific.uv.es
Website: <http://indico.cern.ch/event/isotdaq>

Target Audience: Students of Physics or Engineering, Scientists with an interest in Trigger and Data Acquisition
Places are limited: Acceptance through a selection committee

CERN ORGANISING COMMITTEE

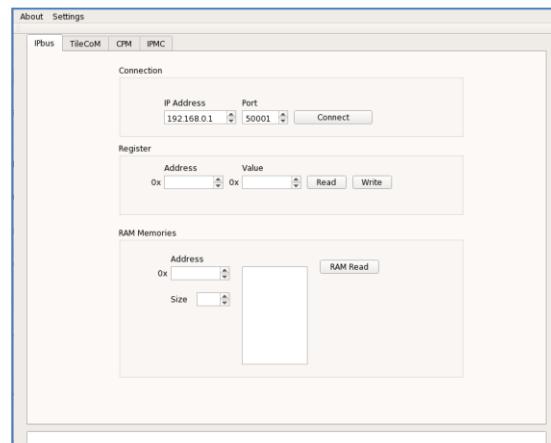
Paolo Durante (CERN)
Markus Joos (CERN)
Hannes Sakulin (CERN)
Barthélémy von Haller (CERN)

LOCAL ORGANISING COMMITTEE

Alberto Valero (IFIC-CSIC) (Chair)
Fernando Carril (IFIC-UV)
Luca Fiorini (IFIC-UV)
José Torres (ETSE-U)

Logos: CERN, ATLAS, CMS, ALICE, IFIC, ETSE-UV, UPV, INEFC, IFAE, CERN, IFIC, ETSE-UV, UPV, INEFC, IFAE.

Desarrollo de software de control
y DAQ para PPr



Estudio de algoritmos de deep
learning para reconstrucción
de señal en FPGA



Diseño del Tile PPr ATCA Carrier blade
2 prototipos producidos y validados
PDR Review pasado en Septiembre '19

Jinst

PUBLISHED BY IOP PUBLISHING FOR SISSA MEDIALAB

RECEIVED: February 27, 2019
REVISED: July 19, 2019
ACCEPTED: August 12, 2019
PUBLISHED: September 2, 2019

FPGA implementation of a deep learning algorithm for real-time signal reconstruction in particle detectors under high pile-up conditions

J.L. Ortiz Arciniega,^{a,1} F. Carril^b and A. Valero^b

^aUniversitat de València,
Avenguda de l'Universitat s/n, Country: Burjassot, Spain

^bInstituto de Física Corpuscular (Universitat de València-CSIC),
Catedrático José Beltrán 2, Paterna, Spain

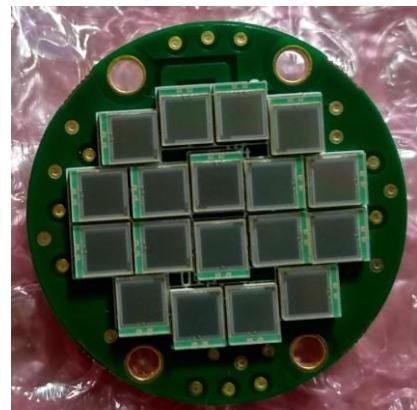
E-mail: orarjo@alumni.uv.es



LHCb (LHC y HL-LHC)

José Mazorra

- Contribución al Nuevo Detector Central de Trazas SciFi (LHCb upgrade I, LS2).
 - ✓ Fibras centelleadoras de $l=2.5\text{m}$ y $\varnothing=250\mu\text{m}$.
 - ✓ Lectura con SiPMs cada $250\mu\text{m}$.
- Control de calidad de la producción.
 - ✓ ~ 1000 tarjetas testadas. 40% de la producción.
- Ensamblado e instalación. 3 meses en el CERN.
- SPACAL (LHCb upgrade II, LS4). Centelleadores de alta producción de luz (YAG/GAGG).
 - ✓ Lectura con SiPM, chip analógico SUMA.
 - ✓ Diseño adquisición IFIC+UB.
 - ✓ Testbeam en DESY Nov 2019.





Felices Fiestas