



Unidad de Electrónica y Microelectrónica

Pepe Bernabeu

Actividades IFIC 2016, 20 de diciembre de 2016



Quiénes somos



- Pepe Bernabeu. Titulado Superior CSIC.



- Paco González. Técnico Especialista UVEG.



- Manuel López. Contrato Ministerio CSIC (hasta oct 2017).



- Jorge Nácher. Laboral Indefinido CSIC.



- Alberto Valero. Titulado Superior CSIC.



- Ricardo Marco. Titulado Superior CSIC (desde enero 2017).



Qué hacemos

<http://ific.uv.es/elec>

Intentamos apoyar a proyectos de investigación en cualquier cosa relacionada con Electrónica o Microelectrónica

Servicios, gestor de tareas IRT:

- Diseño de circuitos (Cadence Allegro)
- Programación de componentes
- Fabricación de tarjetas prototipo (hasta 6 capas)
- Ensamblado de componentes (automático, manual, BGA, horno, ...)
- Test (osciloscopio, analizador espectros, analizador lógico, generador de pulsos, fuentes, sistema de visión, scanner EMC...) + **Inspección rayos X**
- Reparaciones (estación soldadura/desoldadura SMD BGA)
- Microsoldadura (dos máquinas) y máquina flip-chip
- Compras

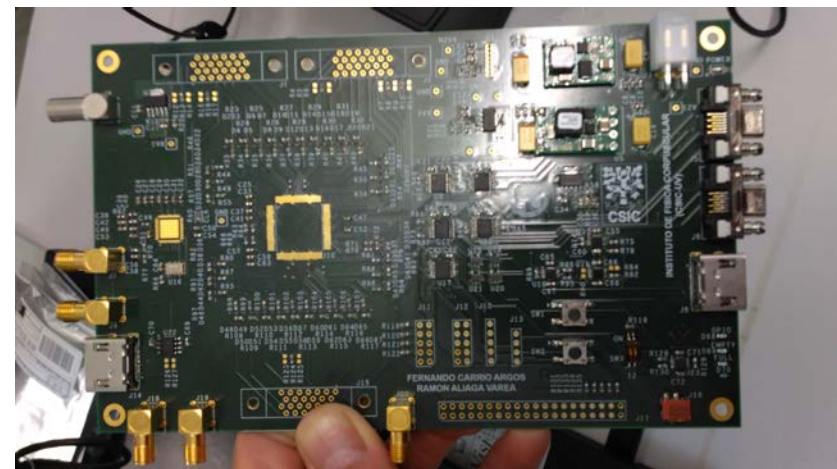
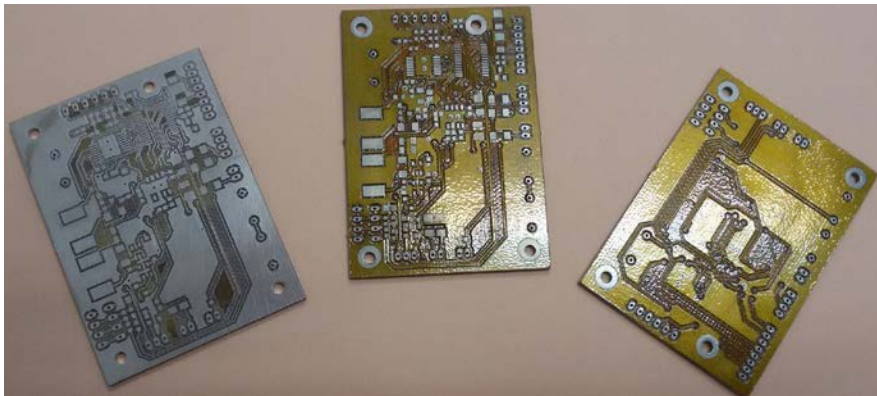




Qué hemos hecho

Laboratorio de Electrónica General

- Jorge Nácher y Manu López han llevado estas tareas
- 61 tarjetas prototipo fabricadas para proyectos
- 20 tarjetas con componentes ensamblados en la máquina automática
- 24 reparaciones
- 42 compras
- 102 peticiones por IRT resueltas (principalmente NEXT, ATLAS, KM3)



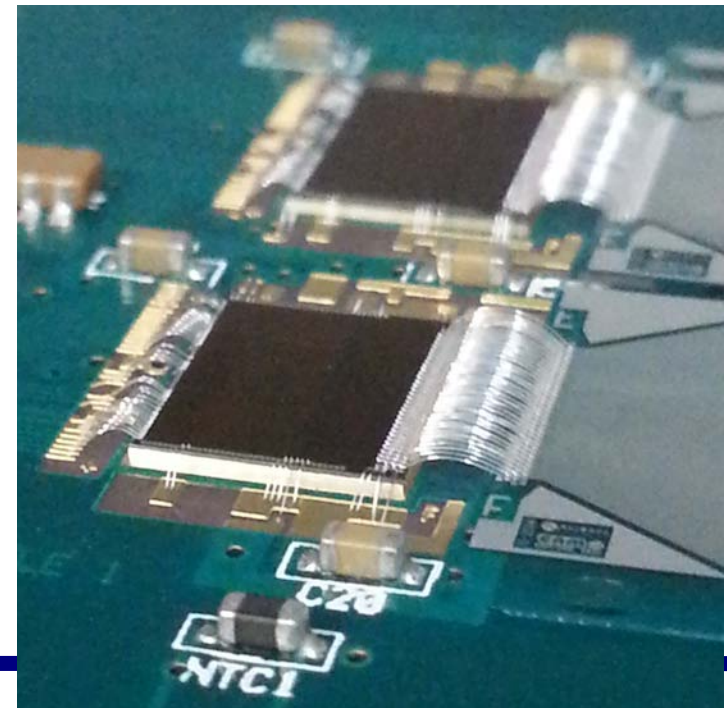
- Además, parte del tiempo están dedicados a servicios a empresa
- No debemos olvidar que **a Manu se le acaba contrato en octubre.**



Qué hemos hecho

Sala Blanca

- Tareas íntegramente realizadas por Paco González.
 - 46 trabajos de microsoldadura (ATLAS, IFIMED, Futuros Aceleradores, ...)
 - 21 inspecciones por Rayos X, de tarjetas, chips, etc.
 - Varios ensamblajes de chips, sensores y estructuras hechas en sala blanca.
 - 26 peticiones por IRT resueltas.
 - Además, parte del tiempo está dedicado a servicios a empresa.
-
- La situación actual es límite con una sola persona.
 - Las necesidades propias del IFIC van en aumento (ATLAS, IFIMED, LHCb, ...)
 - No se puede depender de una sola persona.
 - Es necesaria una segunda persona
 - Deberíamos prescindir de los servicios externos (?).

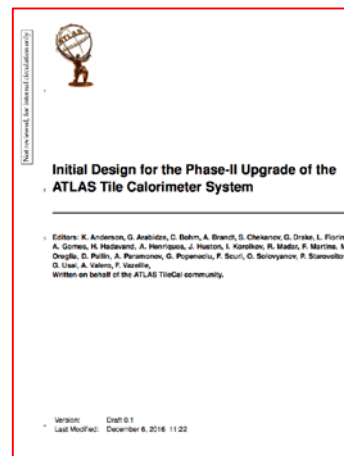




Qué hemos hecho

ATLAS TileCal (Alberto Valero)

- **Signal Reconstruction Coordinator**
 - ✓ Al aumentar la luminosidad, necesarias nuevas variables y versiones para tener en cuenta el ruido por pileup.
 - ✓ También más luminosidad de pico, más velocidad de datos a procesar con menos tiempo muerto.
- **Pre-Phase-I Upgrade of the RODs**
 - ✓ Plan en 2017 para doblar el número de DSP in los RODs.
 - ✓ Producción será en España y validación en el IFIC. Preparación en marcha.
- **TileCal para el HL-LHC (~2026)**
- **TileCal Upgrade Coordinator**
 - ✓ Dos testbeams para probar los prototipos electrónicos.
 - ✓ Responsabilidades en software, firmware y diseño de la tarjeta Trigger PreProcessor
 - ✓ Initial Design Review draft 0.1 released in December 2016

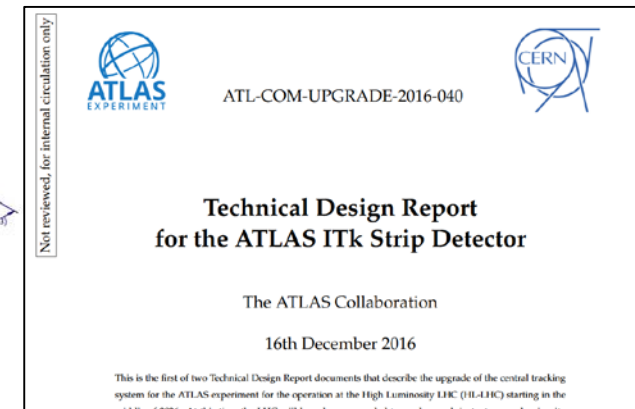
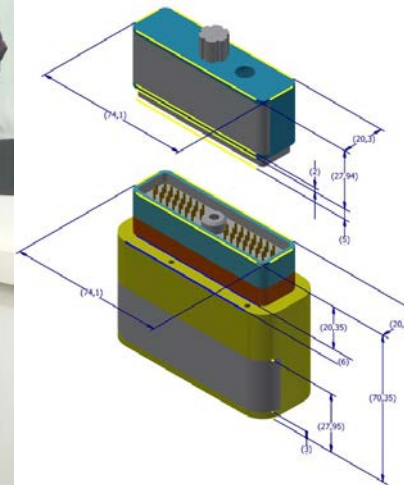
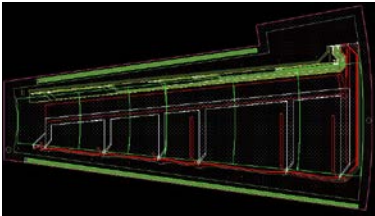
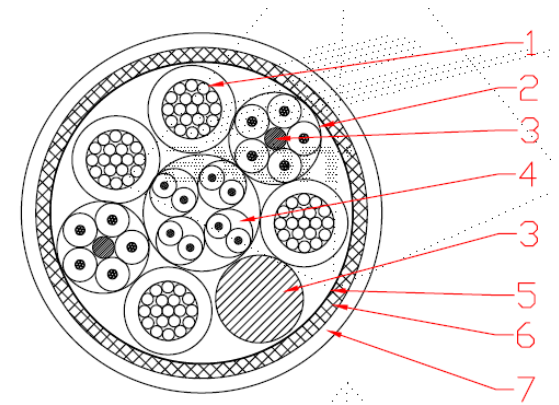




Qué hemos hecho

Upgrade de ATLAS Tracker (Pepe Bernabeu)

- Diseño del bus flexible de datos (640 MBps) y alimentación.
- Diseño de los cables de alimentación y sus conectores.
- Responsable de Grounding and Shielding.
- Primeros prototipos en marcha.
- Redacción del TDR, enviado al LHCC.

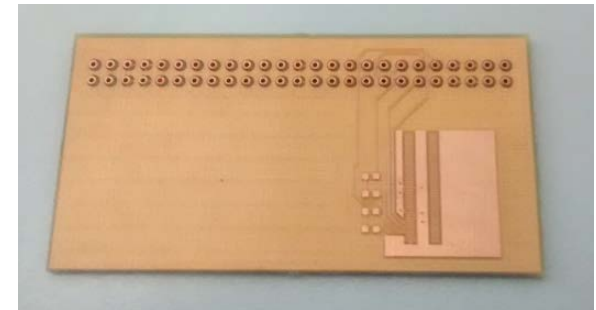
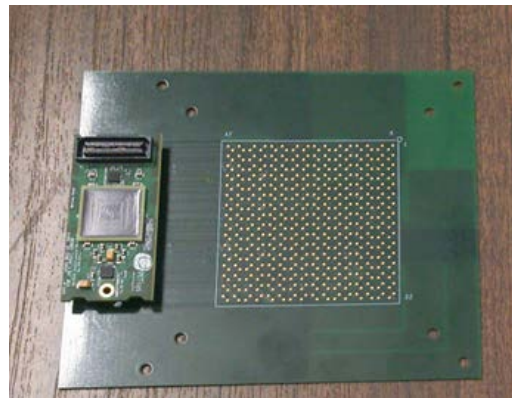
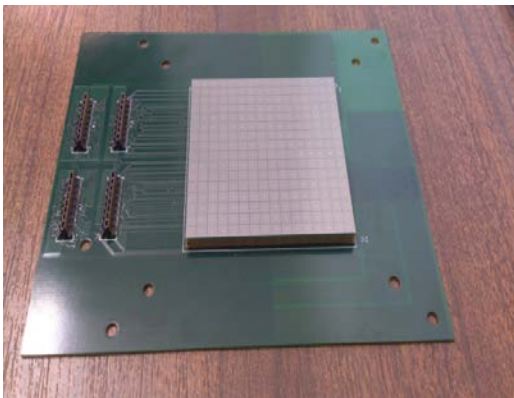




Qué hemos hecho

David Calvo (PTA asignado a Km3)

- Física Nuclear (César Domingo, Luís Caballero)
 - ✓ Diseño de tarjeta de conexión entre TSV MPPC y el Front End digitalizador de PETsys
 - ✓ Diseño de un prototipo de tarjeta de adaptación entre los SiPM de SENSL y el Front End de PETsys

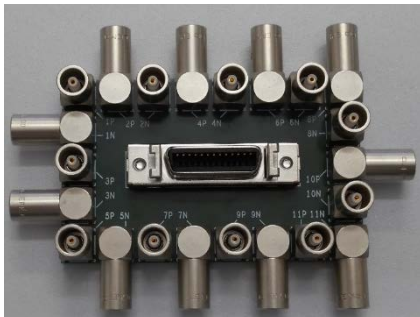
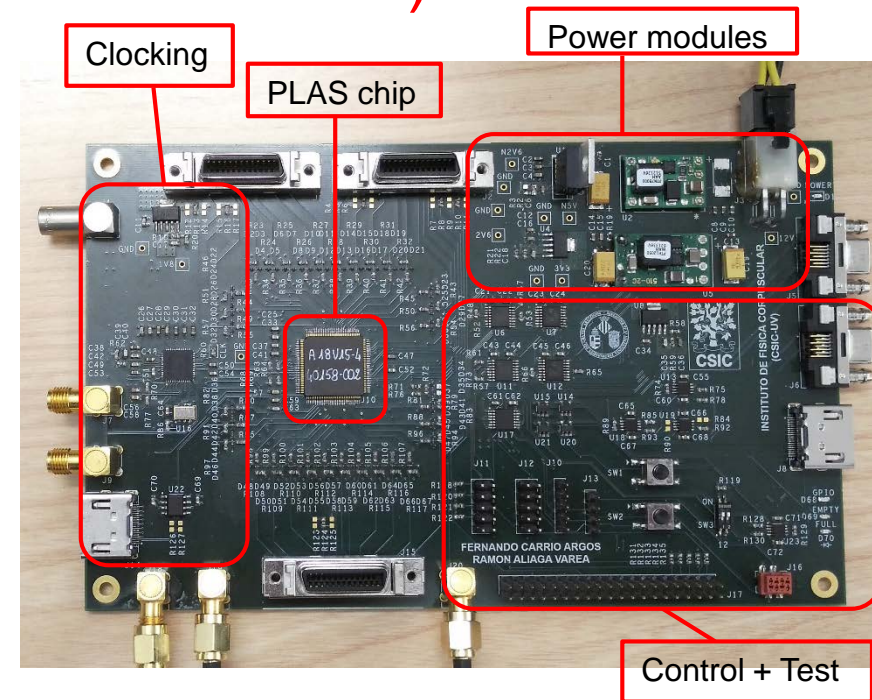




Qué hemos hecho

Fernando Carrió (PTA asignado a TileCal)

- TRACE (Andrés Gadea)
 - ✓ Tarjeta Testboard para el test del chip PLAS
 - ✓ Chip PLAS: memoria analógica de 32 canales
 - ✓ Generación de reloj, 32 entradas, control, alimentación.
 - ✓ Tarjeta: 6 capas, bajo ruido, líneas diferenciales, ~550 componentes.
- AGATA
 - ✓ Tarjeta adaptadora entre conectores MDR26 a Lemo.
 - ✓ 2 capas, señales diferenciales de 100 Ohms.



- Km3
 - ✓ Ayuda en el diseño de esquemáticos para la nueva versión de la tarjeta CLB
 - ✓ Incluir FPGA, sensores, condensadores, reguladores, ...





Qué hemos hecho

David + Fernando

- Espectroscopía Gamma
 - ✓ Implementación del firmware para sincronizar, mediante el protocolo white rabbit, las tarjetas digitalizadoras SIS3316 (David)
 - ✓ Diseño y fabricación de tarjeta WR clocking (Fernando)
 - ✓ Test de sincronismo realizado entre SIS3316 y un switch de White Rabbit.



```
COM7 - PuTTY
Esc = exit

[AI Time: Mon, Jan 5, 1970, 00:48:40]

wrl: Link up (RX: 1201488, TX: 346690), mode: WR Slave Locked Calibrated

Synchronization status:
Servo state: TRACK PHASE
Phase tracking: ON
Synchronization source: wrl
Aux clock status: 8.41488e-05

Timing parameters:
Round-trip time (mu): 945483 ps
Master-slave delay: 351292 ps
Master PHY delays: TX: 10 ps, RX: 164410 ps
Slave PHY delays: TX: 78498 ps, RX: 0 ps
Total link asymmetry: 242899 ps
Cable rtt delay: 702565 ps
Clock offset: -2 ps
Phase setpoint: 15298 ps
Skew: -1 ps
Manual phase adjustment: 0 ps
Update counter: 72230
```



Quién y qué hay más

- Esto es la actividad en electrónica del personal del servicio
- Los proyectos del IFIC tienen otras responsabilidades en electrónica realizadas por personal contratado por proyecto
- Este año ha habido una actividad importante de servicios externos (todos facturados):
 - ✓ Kerajet: ensamblado de componentes y microsoldadura.
 - ✓ Alibava Systems: microsoldadura.
 - ✓ Dismuntel: inspección rayos X.
 - ✓ ICMOL: microsoldadura.
 - ✓ Infopyme: inspección Rayos X.
 - ✓ ETSE: fabricación y ensamblado tarjetas.



Felices Fiestas